

AGT DISPLAYS

Módulos COB e COF

O que muda no projeto quando o ASIC sai da placa e vai para o cabo flexível

APLICAÇÃO

Módulos com ASIC DWIN rodando DGUS II

FOCO

Memória, conector, placa do cliente, gravação

PÚBLICO

Engenheiros de hardware e de firmware

LEITURA

Antes de escolher o módulo ou migrar um projeto

1. AS DUAS CONSTRUÇÕES

Os dois tipos rodam o mesmo DGUS II, usam o mesmo software de desenvolvimento e o mesmo protocolo serial. A diferença está em onde o ASIC e seus periféricos ficam montados.

- **COB (chip on board)** – o ASIC, a Flash, os reguladores e os conectores ficam numa placa rígida presa atrás do painel. O módulo chega pronto para ligar por cabo.
- **COF (chip on flex)** – o ASIC e a Flash ficam montados no próprio circuito flexível do painel. O módulo termina num conector FPC de 50 vias, e a placa do cliente fornece o resto: alimentação, soquete de cartão, transceptores e o que mais o produto exigir.

Na prática, o COF é um componente da sua placa, não um periférico ligado a ela. É mais fino, mais barato e ocupa menos volume – em troca, parte do circuito que o COB já traz passa a ser projeto seu.

2. COMPARAÇÃO

A coluna COB traz o que vale para a plataforma em geral; alimentação e conector variam de modelo para modelo e vêm do datasheet de cada um.

ITEM	COB	COF
ASIC	T5L1 ou T5L2, conforme a resolução	T5L0
Flash externa	16 MB – 64 subespaços de 256 KB	8 MB – 32 subespaços de 256 KB
Biblioteca de fundos	Costuma ser 32 . ICL	Costuma ser 23 . ICL
Banco de dados em Flash interna	512 KB	512 KB
Espaço de variáveis	128 KB	128 KB
Ciclo DGUS	20 ms	20 ms
Alimentação	Conforme o datasheet do modelo	3,6 a 5,5 V; fornece 3,3 V até 150 mA
Conector	Conforme o datasheet do modelo	FPC de 50 vias, passo 0,5 mm
Portas seriais no conector	Conforme o modelo	UART2, UART4 e UART5, em nível lógico
Outros sinais no conector	Conforme o modelo	22 IO, CAN, 5 AD de 12 bits, 2 PWM de 16 bits, SD, saída de alto-falante
Relógio (RTC)	Conforme o modelo	Externo e opcional, na placa do cliente
Cartão SD	Soquete no módulo	Sinais no conector; soquete na placa do cliente ou em adaptador
Toque capacitivo	Sensibilidade ajustável, conforme o modelo	Sensibilidade ajustável para vidro frontal de até 6 mm

Há modelo COF com 16 MB. O fabricante cita ao menos uma exceção à regra dos 8 MB. Nesse caso a Flash se divide em 64 subespaços, como no COB, e o fundo volta a ser 32 . ICL. Confirme a capacidade do seu modelo com o suporte antes de planejar a memória.

3. MEMÓRIA: METADE DO ESPAÇO

Com 8 MB, a Flash tem 32 subespaços de 256 KB, numerados de `0x00` a `0x1F` (0 a 31). É ali que ficam fontes, bibliotecas de ícones, arquivos de configuração e a biblioteca de fundos. Três consequências diretas:

- **O ID 32 não existe.** Um projeto feito para COB com fundo em 32. ICL não grava num COF de 8 MB. O fundo precisa mudar de posição – por convenção, para 23. ICL.
- **O CFG tem de acompanhar.** A posição da biblioteca de fundos é informada no byte `0x08` do `T5LCFG.CFG`. Com o fundo em 23. ICL, esse byte vale `0x17`. Mover o arquivo e esquecer o CFG deixa o módulo sem fundo.
- **O orçamento de memória cai à metade.** Fundo, ícones e fontes disputam 8 MB. Projetos com muitas telas em alta qualidade de JPEG ou várias fontes grandes precisam ser revistos antes da migração, não depois.

As posições com função fixa – 12 (método de entrada), 13 (toque), 14 (variáveis) e 22 (inicialização de variáveis) – são as mesmas nos dois tipos e estão dentro dos 32 subespaços.

4. O CONECTOR DE 50 VIAS

Tabela do fabricante, agrupada por função. Os IO são os do núcleo OS: P0, P1, P2 e P3.

PINOS	SINAL	OBSERVAÇÃO
1-2	+5V (entrada)	3,6 a 5,5 V
3-5	GND	—
6-10	AD7, AD6, AD5, AD3, AD2	0 a 3,3 V, 12 bits
11	+3,3V (saída)	Até 150 mA
12	SPK	Aciona MOSFET externo para buzzer ou alto-falante
13-18	SD_CD, SD_CK, SD_D3, SD_D2, SD_D1, SD_D0	Interface SD/SDHC
19-20	PWM0, PWM1	16 bits
21-22	P3.3, P3.2	Barramento do RTC externo, quando houver
23-24	P3.1/EX1, P3.0/EX0	Também entradas de interrupção externa (nível baixo ou borda de descida)
25-32	P2.7 a P2.0	—
33-40	P1.7 a P1.0	A tabela do fabricante pula o pino 35 – confirme a atribuição com o suporte
41-42	UART4_TXD, UART4_RXD	—
43-44	UART5_TXD, UART5_RXD	—
45-46	P0.0, P0.1	Controle de direção de transceptor RS485 para UART4 e UART5
47-48	CAN_TX, CAN_RX	—
49-50	UART2_TXD, UART2_RXD	Porta padrão do DGUS; 8N1 fixo

As seriais saem em nível lógico. RS232 ou RS485, quando o produto precisar, são transceptores da placa do cliente.

5. O QUE A PLACA DO CLIENTE PRECISA TER

Requisitos que o fabricante impõe à placa que recebe o FPC.

SINAL	REQUISITO	POR QUÊ
Alimentação	3,6 a 5,5 V nos pinos 1 e 2	Faixa de entrada do módulo
SPK	MOSFET externo e resistor de 10 kΩ para o terra	Garante nível baixo na energização
PWM0, PWM1	Resistor de 10 kΩ para o terra em cada saída	Garante nível baixo na energização
SD_CLK	Capacitor de 22 pF para o terra, junto ao soquete	Recomendação do fabricante para a linha de clock do cartão
RTC (opcional)	RX8130 ou SD2058; SCL em P3.2, SDA em P3.3; pull-up de 10 kΩ para 3,3 V	Os dois chips que o núcleo OS reconhece
Carga no 3,3 V	Até 150 mA no pino 11	Limite da saída do módulo

RTC e núcleo OS andam juntos. O núcleo OS é gravado em versões por tipo de relógio: sem RTC, RX8130 ou SD2058. Montar um chip na placa e gravar o núcleo de outro deixa o relógio sem funcionar. Decida o RTC no projeto da placa e peça o núcleo correspondente.

6. AD E PWM PASSAM PELA UART3 INTERNA

No COF, os valores de AD e o comando de PWM trafegam entre os dois núcleos do ASIC por uma serial interna, a UART3. Isso só interessa a quem programa o núcleo OS em C51; quem usa o DGUS com MCU externo lê os AD pela variável de sistema `0x0032` (AD0 a AD7, uma word cada, tensão = valor $\times$ 3300 / 4095 mV) e não precisa saber do resto.

Para o C51, os dois quadros:

SENTIDO	FORMATO	EXEMPLO DO FABRICANTE
GUI → OS (AD, 16 kHz por canal)	<code>0xAA</code> , nibbles altos de AD1:AD3, baixos de AD1 e AD3, nibbles altos de AD5:AD7, baixos de AD5 e AD7, soma	AD1= <code>0x123</code> , AD3= <code>0x456</code> , AD5= <code>0x789</code> , AD7= <code>0xABC</code> → AA 14 23 56 7A 89 BC F6
OS → GUI (PWM, até 32 μ s)	<code>0xAA</code> , PWM0 (2 bytes), PWM1 (2 bytes), soma	PWM0= <code>0x1234</code> , PWM1= <code>0x5678</code> → AA 12 34 56 78 BE

A soma é o byte baixo da soma de todos os bytes anteriores, a partir do `0xAA`. Canais podem ser combinados para amostrar mais rápido: AD1 com AD5 ou AD3 com AD7 equivalem a um AD de 32 kHz, e os quatro juntos a um de 64 kHz; somando 1024 amostras e dividindo por 64, obtém-se um valor de 16 bits a 64 Hz.

7. CFG E GRAVAÇÃO

O T5LCFG.CFG do COF segue o mesmo mapa do COB, com as ressalvas abaixo.

- **0x05** – mesmos bits: .7 CRC, .6 buzzer ou música, .5 inicialização pelo arquivo 22, .4 envio automático, .3 som do toque, .2 espera do backlight, .1–.0 orientação.
- **0x06 bit .1** – liga a criptografia do programa 8051 gravado no núcleo OS. Com o bit em 1, o programa precisa ser criptografado pela ferramenta do fabricante antes de gravar.
- **0x08** – posição da biblioteca de fundos; ver seção 3.
- **0x10 em diante (tela) e 0x20 (toque)** – configurados de fábrica. O fabricante recomenda não alterar sem o suporte.

A gravação por cartão segue as mesmas regras: pasta `DWIN_SET` na raiz, FAT32 com cluster de 4 KB, sem troca a quente – desligar, inserir, ligar. A diferença é física: o soquete de cartão fica na placa do cliente. Em bancada, o fabricante oferece um adaptador que junta USB e soquete SD e leva os sinais a um conector de 2,54 mm, e um gravador USB próprio para o COF.

Pense na gravação em campo. Se a placa do produto não tiver soquete de cartão, a atualização depois de montado passa a depender da UART. Decida isso no projeto da placa, não na primeira atualização.

8. MIGRAR UM PROJETO DE COB PARA COF

Na ordem em que convém fazer:

1. **Confirme a Flash do modelo COF** — 8 ou 16 MB.
2. **Some o tamanho de todos os arquivos** do DWIN_SET. Se passar de 8 MB, reduza a qualidade dos fundos ou o número de fontes antes de continuar.
3. **Mova a biblioteca de fundos** para uma posição até 31 — por convenção, 23. ICL — e confira que nenhuma outra biblioteca ocupa os subespaços que ela precisa.
4. **Atualize o byte 0x08 do CFG** para a nova posição.
5. **Revise a placa** contra a tabela da seção 5, e defina RTC e soquete de cartão.
6. **Peça o núcleo OS** correspondente ao RTC escolhido.
7. **Grave tudo por cartão** e confira o fundo em todas as telas antes de testar comunicação.

O protocolo serial, os endereços de variável e os descritores SP não mudam. O firmware do MCU que conversa com o módulo pela UART2 segue igual.